

デバイスの自己発熱を制御して 正確な電気抵抗特性(IV特性)の測定を可能にする

Point 1. IV特性を観測する際の発熱変動を抑えて、温度敏感なデバイス特性を正確に計測可能

Point 2. 本方式によるシーケンスモードを追加することで、(パルス電流方式の)既存測定装置を発展させることが可能



発熱コントロールが重要となるデバイスのIV特性評価に

本技術の内容

電流を通じて動作するデバイスの物性評価・試験に際しては、電流による自己発熱効果のために正確な測定が難しくなる場合があります。被測定体(あるいはその端子部分)におけるジュール発熱が、デバイスに対する温度上昇をもたらすことは従来からよく知られていて、必要に応じて、これを考慮に入れた温度制御方法が採られています。ところが、エレクトロニクス特性の基本にある電流-電圧特性(I-V特性)の測定に際しては、印加電流を掃引する必要があるために、その過程でデバイス自身の発熱状況が変化することが避けられず、外部的な温度制御が追従しない状況となって、結果として(想定外の)電流と相関する温度の変動が生じることが起こり得ます。例えば、高出力のパワーデバイスや集積化半導体デバイス、超伝導デバイスの臨界温度付近などの非線型I-V特性を調べる際には、こうした問題が特に深刻になります。

一般的に、微小な抵抗を精密に測定する場合、電流をパルス状にスイッチングしてドリフト電圧をキャンセルする手法が用いられます。そこで、この方法によりIV特性を測定する際には、図1上のように、徐々に電流のパルス高を変化させることとなります。このとき、試験デバイス(およびその電極)で発生するジュール熱は、電流パルス高の2乗に比例して変化します。この発熱は被測定物に直接的に波及するので、外部的な温度制御の仕組みを使う限り、デバイスの温度を一定に留めることはほとんど不可能です。一方、本特許技術の計測方法では、図1下のように、時間進行する位相 θ に対して、 $\sin\theta$ と $\cos\theta$ それぞれの値に比例する高さの電流パルスを大小交互に印加します。このとき、 $\sin^2\theta + \cos^2\theta = 1$ の関係に基づいて、デバイスに加わる電力(電流の2乗)の時間平均が一定になり、結果として試験デバイスの発熱状況は常に一定に保たれます。この状況であれば、掃引過程の電流に相関する温度の変動は起こらず、目的の温度条件下における正しいIV測定が可能になります。

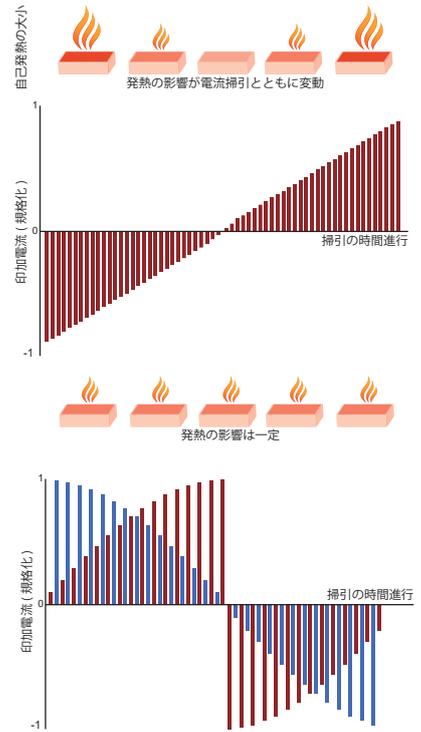


図1 従来法で徐々に印加電流パルスを昇降させていく方法(上)。この場合、試験対象のデバイスに加わる電力およびそれによる発熱が変化するので、一定温度条件下のデバイスの正確なIV特性が観測されない。本特許技術の方法では、常に単位時間の印加電流の二乗の和が一定になるように、大小のパルスを交互に組み合わせている(下)。この場合、発熱の状況は常に一定であり、掃引電流領域に応じて温度が変化することは(原理的に)ない。



超伝導相転移プロセスの精密分析へ活用

従来技術との比較

本特許技術の適用事例として、銅酸化物系セラミック超伝導体のIV特性を評価した結果を紹介します。超伝導物質は、各物質に固有な臨界温度以下で電気抵抗が消失しますが、臨界温度直上では、IV特性に非線型性が生じます。また、セラミック構造に起因して、極微小な線型電気抵抗の成分が消失せずに残る可能性も指摘されています。こうした考察のためには、印加電流による発熱-温度変動に由来する見かけの特性を除去した精密測定が不可欠であり、本特許技術の手法を用いることで、この目的を達成することができました。図2は、微小グレインのセラミック $\text{YBa}_2\text{Cu}_4\text{O}_8$ のIV特性を、電気抵抗消失温度まで追跡した結果の一例です。

図1左の従来方式を採用した場合には、一つのIV曲線を取得する間に毎回同様の温度変動が加わるため、関数形が不自然に歪められて、本質的な特性を抽出することができませんでした。本特許技術を使うことで、一つのIV曲線取得中の温度は一定に保たれ、数値解析により単一の冪乗関数形であることが明らかにされました。

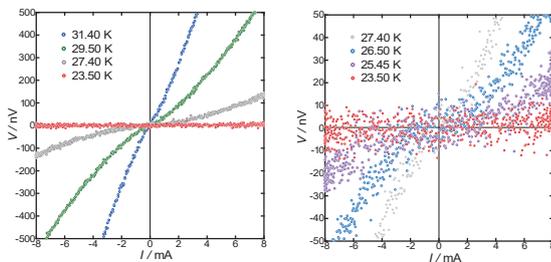


図2 本特許技術の技術を用いて測定された、超伝導セラミクス $\text{YBa}_2\text{Cu}_4\text{O}_8$ の臨界温度付近におけるIV曲線の詳細な変化。各温度について8周期分の正弦波に相当するデータを平均して表示している。極微小抵抗領域まで正確にIV特性をとらえた最初の例となった。



既存装置の測定モードの一つとして導入

産業応用のイメージ

本特許技術の手法は、超伝導デバイスに限らず、とくに発熱が深刻となる高出力のパワーデバイス系や集積化半導体デバイスなどの試験・研究に広く適用できるものと考えられます。本特許技術の手法は、パルス掃引方式による電気抵抗測定装置のファームウェアプログラムの1つのモードとして実装することも可能であり、既存測定システムを活かした速やかな製品化に対応できます。

問い合わせ先

知的財産情報



京都工芸繊維大学 産学公連携推進センター 知的財産戦略室(研究推進・産学連携課知的財産係)
tel: 075-724-7039 / fax: 075-724-7030 / e-mail: chizai@kit.ac.jp

特許出願あり